

OMAP INTRODUCE



[Http://www.microunit.com.cn](http://www.microunit.com.cn)



应用程序时可以通过 API 及用户熟悉且易于使用的工具。

OMAP5910 的结构

TI925T(ARM9TDMI)内核

TI925T(ARM9TDMI)内核采用 5 级管道化流水线 32 位 RISC 处理器架构的体系结构, ARM9 内核, 同时配备 Thumb 扩展。它能够处理 32 位或者 16 位的指令和 8 位、16 位、32 位的数据, 这款新型高性能、低功耗的微构架兼容 ARMv4T 指令集, 并通过使用协处理器 CP15 使体系结构得到增强。系统中的控制寄存器可通过对协处理器 CP15 的读写来对 MMU、cache 和读写缓存控制器进行存取操作。这种微构架在 ARM 核的周围提供了指令与数据存储器管理单元, 指令、数据和写缓冲器, 性能监控、调试和 JTAG 单元以及协处理器接口, MAC 协处理器和内核存储总线。

TI925T 的 MMU 具有两个 64 项的转换旁路缓存器(TLB)用于指令和数据流, 每项均可映射存储器的段、大页和小页。为了保证内核周期的存取指令和数据, TI925T 包含了分别独立的 1 个 16KB 字节的指令 cache 和 8KB 字节的数据 cache。指令和数据 cache 都是 2 路相互关联的 cache, 以 16 字节为一块进行操作, 并采用最小最近使用(LRU)算法以刷新存储。另外, TI925T 还提供一个写缓冲用于提升内核性能, 其能够缓冲数据容量高达 17 字。

TMS320C55x (C55x)内核

C55x 内核的主要特点是: 有 1 个 64×8 位缓存队列, 2 个 17×17 位乘法器, 1 个 40 位 ALU, 1 个 16 位 ALU, 1 个 40 位桶形移位器和 4 个 40 位加法器。另外还有 12 条独立的总线, 即: 3 条数据读总线, 2 条数据写总线, 5 条数据地址总线, 1 条程序读取总线和 1 条程序地址总线, 以及用户可以配置的空闲 IDLE 域。同时, 内核主要由 4 个单元组成: 指令缓冲单元(I 单元)、程序流单元(P 单元)、地址数据流单元(A 单元)和数据运算单元(D 单元)。

系统控制功能

OMAP5910 的系统控制模块提供了实时时钟(RTC)、看门狗(WT)、中断控制器、功率管理控制器、复位控制器和两个片上振荡器。

时钟和电源管理

OMAP5910 提供了 2 个振荡器来辅助管理电源耗损, 设计系统时, 在待机模式下可以直接关闭 12MHz 的振荡输入, 只留下 32KHz 振荡器来维持系统运作。

电源管理提供了 3 种工作模式: Awake 模式、Big sleep 模式和 Deep sleep 模式。Awake 模式下, 整个芯片运行在峰值频率, 32kHz 振荡器和 12MHz 振荡器正常工作, 在时钟请求时, 能使能外围器件的 12MHz 时钟, 并由 ULPD DPLL 或 APLL 产生 48MHz 时钟; 当芯片产生 IDLE 请求时, 芯片工作在 Big sleep 模式下, DPLLs 1、内部 12MHz 时钟被关闭; Deep sleep 模式下, 只有 32KHz 振荡器正常工作, 整个系统将处于最低功耗状态。

EMIFS 接口、EMIFF 接口、IMIF 接口和存储器

在 OMAP5910 微处理器核心中, 提供了两个扩充内存接口。一个扩充内存 EMIFS 接口可以支持 128MB 的 ASRAM、FLASH 和 ROM。另一个扩充内存 EMIFF 接口可以设定为用来操作 SDRAM, 寻址空间高达 128MB。另外还有一个内部存储器区, 用来连接 OMAP5910 微处理器内部的内存, 可以用以常用的数据存取, 比如说用作微处理器液晶屏幕显示的图像缓冲器。这几个内存接口都是独立运作, 可以同时经由微处理器核心存取数据, 又可以利用 DMA 数据。而内存间数据传输的控制则由流量控制器(TC)来控制, 它会对各种传输需求依设定的优先级来执行数据的传送。

外围控制模块

OMAP5910 微处理器拥有 9 个独立通道和 7 个接收/发送端口的 DMA 控制器。DMA 控制器可响应



内部和外部设备的请求，在 MPU TI925T(ARM9TDMI)运行的条件下，完成外部寄存器、内部寄存器和外部设备之间的数据传输。系统 DMA 的设置决定取决于 MPU TI925T(ARM9TDMI)内核。

OMAP5910 微处理器另外有一个独立 DMA 通道供给 LCD 控制器专用。LCD 控制器可支持单色和彩色 STN 以及彩色 TFT 显示。显示分辨率最大为 1024×1024 像素。在单色模式下，能支持 15 级灰度；在 STN 彩色模式下，最高支持 3375 种颜色；在 TFT 显示模式下，最高支持 65536 种颜色。LCD 控制器将帧缓存中的像素编码值，对应 12 位宽的 256 个入口的调色板 RAM,根据数据宽度决定彩色的数量。通常可选用片内共享的 SRAM 或者通过 EMIFF 接口选用外部 SDRAM 来当作帧缓存器，为优化性能推荐选用片内共享的 SRAM。

OMAP5910 微处理器支持的串口包括：基于通用串行总线 2.0 版本和开放式主机控制接口 1.0a 版本的 USB Function and Host 模块接口；3 个通用异步收发口(UART)，其中两个 UART 具有自动调节波特率的性能，其波特率调节范围在 1200bit/s~115.2Kbit/s 之间,而另外一个 URAT 通常当作一般的 URAT 或者可用作 IrDA 接口使用；3 个多通道缓冲串行口(McBSP)，可提供高达 128 个通道的高速、全双工通信的串行接口，可直接与 T1/E1 调帧器相连接，并支持兼容 MVIP、ST-BUS、IOM2、AC97、I2S 等协议的设备；2 个多通道串行口(MCSI)，提供了全双工通信以及对主/从时钟的控制功能，同时，为 C55x 内核对外部设备诸如多媒体数字音频解码编码器或其它模拟转换器等访问提供便利的通信接口；基于 Philips I2C-BUS 2.1 版本的 I2C Master/Slave 接口，支持多主机(Multimaster)模式，即在 I2C 总线上的设备(包括 OMAP5910 在内)都可充当接收机或发送机；1 个支持 MMC/SD 或 SPI 协议并传输串行数据的 MMC/SD 卡接口和 1 个 SPI 接口。

OMAP5910 不仅满足 OMAP 平台的固有目标市场——2.5G / 3G 手机及 PDA 等无线终端开发的需求，并可进一步扩展到诸如生物特征识别、定位服务、高档游戏机及远程通信等新应用领域。单片 OMAP5910 处理器还可成为配备多种外设的系统芯片。

相关资源：

1: 资料包

 <http://download.eepw.com.cn/soft.asp?id=37>

2: 无线应用中典型视频编解码器方案功能分析

 http://www.chinadvr.com/Article_Show.asp?ArticleID=306

3: TI 技术支持网站

 <http://www.ti.com.cn/product/omap/>

4: **Microunit OMAP 5910 EVM BOARD**

 <http://bbs.edw.com.cn/dispbbs.asp?boardid=20&id=33241&star=1#33241>

 <http://bbs.edw.com.cn/dispbbs.asp?BoardID=20&ID=33148>